

PROCEDE ET DISPOSITIF DE COMMANDE DE LA COMMUTATION DE TRANSISTOR DE PUISSANCE A GRILLE ISOLEE

Patent number: FR2777137
Publication date: 1999-10-08
Inventor: BAUSIERE ROBERT; IDIR NADIR; FRANCHAUD JEAN JACQUES
Applicant: CENTRE NAT RECH SCIENT (FR)
Classification:
- international: H03K17/16; H02M1/08
- european: H03K4/00, H03K17/16B2B
Application number: FR19980004251 19980406
Priority number(s): FR19980004251 19980406

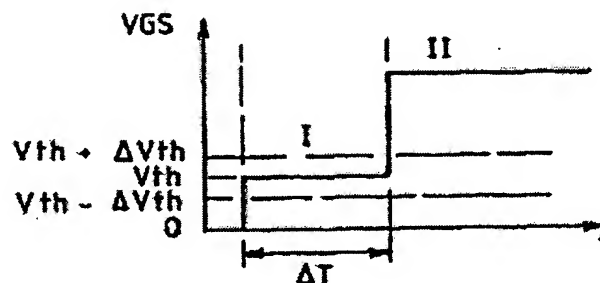
Also published as:



WO9952212 (A1)
EP1070391 (A1)
EP1070391 (B1)

Abstract of FR2777137

The invention concerns a method for controlling power transistor switching by applying a control signal on the grid or each grid of the transistor, the control signal (VGS) comprises a voltage stage (I) with a value intermediate between a first voltage level adapted for positioning the transistor in a first switching state and a second voltage level for positioning the latter in a second switching state.



Data supplied from the *esp@cenet* database - Worldwide

THIS PAGE BLANK (USPTO)

①⑨ RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

①⑪ N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 777 137

②① N° d'enregistrement national :

98 04251

⑤① Int Cl⁶ : H 03 K 17/16, H 02 M 1/08

①②

DEMANDE DE BREVET D'INVENTION

A1

②② Date de dépôt : 06.04.98.

③⑦ Priorité :

④③ Date de mise à la disposition du public de la
demande : 08.10.99 Bulletin 99/40.

⑤⑥ Liste des documents cités dans le rapport de
recherche préliminaire : Se reporter à la fin du
présent fascicule

⑥⑦ Références à d'autres documents nationaux
apparentés :

⑦① Demandeur(s) : CENTRE NATIONAL DE LA
RECHERCHE SCIENTIFIQUE CNRS Etablissement
public à caractère scientifique et technologique — FR.

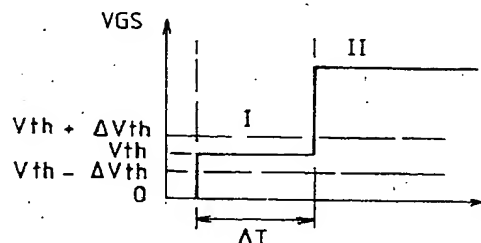
⑦② Inventeur(s) : BAUSIERE ROBERT, FRANCHAUD
JEAN JACQUES et IDIR NADIR.

⑦③ Titulaire(s) :

⑦④ Mandataire(s) : CABINET LAVOIX.

⑤④ PROCÉDE ET DISPOSITIF DE COMMANDE DE LA COMMUTATION DE TRANSISTOR DE PUISSANCE A
GRILLE ISOLEE.

⑤⑦ Dans ce procédé de commande de la commutation de
transistors de puissance par application d'un signal de com-
mande sur la grille du ou de chaque transistor, le signal de
commande (V_{gs}) comporte un palier (I) de tension ayant une
valeur intermédiaire entre un premier niveau de tension
adapté pour positionner le transistor dans un premier état
de commutation et un deuxième niveau de tension adapté
pour positionner ce dernier dans un deuxième état de com-
mutation.



FR 2 777 137 - A1



La présente invention est relative à un procédé de commande de la commutation de transistors de puissance, ainsi qu'à un dispositif pour la mise en oeuvre d'un tel procédé.

5 Plus particulièrement, l'invention se rapporte à un procédé et à un dispositif de commande de la commutation de transistors de puissance à grille isolée.

Les transistors de puissance à grille isolée
10 présentent l'avantage de pouvoir fournir des courants importants, jusqu'à quelques centaines d'ampères, à partir d'un signal de commande ayant une tension relativement faible, dans la mesure où son rôle est de commuter le courant de charge ou de décharge de la capacité parasite d'entrée des transistors à chaque changement d'état.

15 Dans l'état de la technique, le signal de commande est constitué par une tension en forme de créneau évoluant entre un niveau bas, sensiblement égal à 0, et un niveau haut de l'ordre de 15 à 20 V.

Dans une cellule élémentaire de commutation
20 commandée en commutation selon cette technique, une préoccupation constante est la limitation du gradient de courant lors de la mise en conduction d'un transistor afin d'éviter l'apparition d'une surintensité due au recouvrement inverse de la diode intégrée à la cellule, dont la fermeture
25 du transistor entraîne le blocage.

Par ailleurs, lors des commutations du transistor, des oscillations du courant et de la tension apparaissent ce qui tend à engendrer des perturbations électromagnétiques néfastes.

30 Une méthode connue pour limiter le gradient de courant à la mise en conduction consiste à donner une valeur élevée à une résistance intercalée entre un générateur de créneau et l'électrode de commande du transistor, ce qui permet de ralentir la charge de la capacité d'entrée du
35 transistor et la vitesse d'établissement du courant dans le matériau semiconducteur entrant dans la constitution du transistor.

Toutefois, cette résistance provoque un ralentissement de la décharge, ce qui se traduit par une

augmentation nuisible de la durée de la phase de retour à l'état bloqué du composant. Cet inconvénient peut être réduit en branchant en parallèle sur la résistance une diode autorisant une décharge rapide de la capacité.

5 Dans un bras d'onduleur, deux transistors sont branchés en série sous la même tension. Il est donc généralement nécessaire d'introduire des temps morts entre les signaux de commande qui leur sont appliqués pour éviter tout risque de court-circuit de la source de tension, ce qui
10 entraînerait une surintensité fatale pour les interrupteurs simultanément fermés.

Ces temps morts peuvent toutefois être à l'origine de l'ouverture momentanée du circuit de la source de courant et donc d'un gradient de courant élevé et d'une surtension
15 créée par les inductances parasites de la cellule.

Ils réduisent également la fréquence maximale de découpage et la largeur minimale des impulsions dans le C_{GS} d'une commande en modulation par largeur d'impulsion (MLI).

Généralement, les pertes de commutation dans les
20 transistors de puissance peuvent être réduites en utilisant des circuits d'aide à la commutation (CALC) qui placent les interrupteurs dans des conditions telles que, pendant la fermeture, une inductance série ralentit la montée du courant et, pendant l'ouverture, un condensateur branché en
25 parallèle ralentit la montée de la tension après que le courant dans le composant ait chuté.

Toutefois, l'énergie stockée à la fermeture dans l'inductance série doit être évacuée à l'ouverture, ce qui peut être à l'origine d'une surtension aux bornes du
30 transistor. De même, l'énergie stockée à l'ouverture dans le condensateur doit être évacuée à la fermeture, ce qui peut être à l'origine d'une surintensité dans le transistor.

Le but de l'invention est de pallier les inconvénients de l'état de la technique.

35 Elle a donc pour objet un procédé de commande de la commutation de transistors de puissance par application d'un signal de commande sur la grille du ou de chaque transistor, caractérisé en ce que le signal de commande comporte au moins un palier de tension ayant une valeur intermédiaire

entre un premier niveau de tension adapté pour positionner le transistor dans un premier état de commutation et un deuxième niveau de tension adapté pour positionner ce dernier dans un deuxième état de commutation.

5 Le procédé suivant l'invention peut en outre comporter une ou plusieurs des caractéristiques suivantes, prises isolément ou selon toutes les combinaisons techniquement possibles :

10 - pour la commande du blocage du transistor, l'on positionne la tension dudit signal à une valeur sensiblement nulle ou négative, puis on élève la tension de ce dernier jusqu'à ladite valeur intermédiaire, et l'on abaisse la tension du signal de commande jusqu'à une valeur sensiblement nulle ou négative;

15 - pour la commande de la mise en conduction du transistor, on élève la tension du signal de commande jusqu'à ladite valeur intermédiaire, puis on élève la tension de ce dernier jusqu'au deuxième niveau de tension;

20 - la valeur intermédiaire de la tension du signal de commande est sensiblement égale à la tension de seuil du transistor et constitue un moyen de réglage au courant de charge ou de décharge d'une capacité d'entrée du transistor; et

25 - la durée du ou de chaque palier constitue un deuxième moyen de réglage du courant de charge ou de décharge de la capacité d'entrée du transistor.

L'invention a également pour objet un dispositif de commande de la commutation de transistors de puissance, pour la mise en oeuvre d'un procédé tel que défini ci-dessus, caractérisé en ce qu'il comporte au moins une source de
30 tension continue associée à un circuit de mise en forme du signal délivré par la source de tension de manière à engendrer au moins un palier de tension ayant une valeur intermédiaire entre un premier niveau de tension délivré par la source pour positionner le transistor dans un premier
35 état de commutation et un deuxième niveau de tension délivré par la source pour positionner le transistor dans un deuxième état de commutation, le ou chaque circuit de mise en forme étant connecté entre la grille et l'électrode de

référence du transistor, en vue de la polarisation de la grille.

D'autres caractéristiques et avantages ressortiront de la description suivante, donnée uniquement à titre d'exemple, et faite en référence aux dessins annexés sur lesquels :

- la figure 1 est un schéma illustrant un dispositif de commande, suivant l'invention, pour la commutation d'une cellule élémentaire de commutation ;

10 - la figure 2 illustre la forme du signal de commande appliqué à la cellule de la figure 1 pour la mise en conduction du transistor ;

- la figure 3 montre la forme du signal de commande appliqué à la cellule de la figure 1 pour le blocage du transistor ;

15 - la figure 4 montre des courbes illustrant la variation du courant et de la tension aux bornes du transistor de la figure 1 lors de sa mise en conduction ;

20 - la figure 5 montre des courbes illustrant la variation du courant et de la tension aux bornes du transistor de la figure 1 piloté à l'aide de commande classique en forme de créneau ; et

- la figure 6 montre des courbes illustrant la variation du courant et de la tension aux bornes du transistor de la figure 1 lors du blocage de ce dernier, en utilisant respectivement un signal de commande de commutation conforme à l'invention et un signal de commande de type classique.

30 Sur la figure 1, on a représenté un dispositif 10 de commande de la commutation d'une cellule élémentaire de commutation désignée par la référence numérique générale 12.

La cellule 12 est une cellule de type classique. Elle ne sera donc pas décrite en détail par la suite.

35 On notera toutefois qu'elle comporte un transistor de puissance 14 à grille isolée constitué par un transistor de type MOS.

On conçoit toutefois que l'invention n'est pas limitée à la commande de la commutation d'un tel transistor et s'applique également à la commande de la commutation

d'autres types de transistors, par exemple des transistors bipolaires à grille isolée (IGBT).

Le dispositif de commande 10 comporte deux sources de tension continues, respectivement 16 et 18, capables par exemple de délivrer une tension continue de 15 V, associées
5 chacune à un circuit de mise en forme du signal délivré par la source de tension correspondante, désigné par les références numériques 20 et 22.

L'un des circuits de mise en forme, tel que 20, est
10 relié, par l'intermédiaire d'une résistance 24, à la grille du transistor 14, l'autre circuit de mise en forme 22 étant relié, par l'intermédiaire d'une résistance 26, à l'électrode de référence du transistor 14, c'est-à-dire à sa source.

15 Les circuits de mise en forme des signaux 20 et 22 sont constitués de circuits électroniques appropriés pour l'utilisation envisagée, par exemple de moyens matériels ou de moyens logiciels, c'est-à-dire capables d'effectuer une polarisation de la grille du transistor 14, comme décrit par
20 la suite.

Plus particulièrement, et selon l'invention, pour la commande de la mise en conduction du transistor 14, les circuits de mise en forme 20 et 22 délivrent à la grille G et à la source S du transistor 14 un signal de commande V_{CS}
25 comprenant plusieurs niveaux de tension, selon le type de commutation.

Pour la commande de la mise en conduction du transistor, et comme représenté sur la figure 2, les circuits 20 et 22 élèvent le niveau de tension du signal de
30 commande V_{CS} , initialement nul ou négatif, jusqu'à un palier de tension ayant une valeur intermédiaire entre un premier niveau de tension correspondant au blocage du transistor 14, c'est-à-dire correspondant à une différence de potentiel nulle ou négative entre la grille G et la source S de ce
35 dernier, et un deuxième niveau de tension correspondant à la mise en conduction du transistor 14, c'est-à-dire correspondant à une différence de potentiel entre la grille et la source de ce dernier égale à la tension maximale délivrée par les générateurs 16 et 18.

Ainsi, la mise en conduction du transistor 14 s'effectue, en référence à la figure 2, selon une première phase I d'une durée ΔT réglable au cours de laquelle la tension de commande V_{GS} est positionnée à un niveau de tension V_{th} correspondant à la tension de seuil à partir de laquelle des canaux apparaissent dans les couches d'inversion du matériau entrant dans la constitution du transistor 14 et une deuxième phase II au cours de laquelle la tension de commande V_{GS} est fixée à la valeur maximale délivrée par les sources de tension 16 et 18, par exemple égale à 15 V, cette deuxième phase II débutant dès que le courant de charge souhaité pour la capacité d'entrée C_{GS} du transistor est obtenue.

Il est à noter que, comme visible sur la figure 2, et représenté en pointillés, le niveau du palier peut être réglé autour de la valeur de tension de seuil V_{th} avec une variation de $\pm \Delta V_{th}$ autour de cette valeur de tension de seuil de manière à positionner le signal de commande à une valeur sensiblement inférieure à la tension à laquelle débute l'effet Miller, c'est-à-dire avant l'apparition d'une variation dans la charge de la capacité C_{GS} d'entrée qui aurait pour effet une variation du courant de charge.

Par ailleurs, pour la commande du blocage du transistor 14, et comme représenté sur la figure 3, à partir d'une tension de commande V_{GS} égale par exemple à 15 V, la commande du blocage débute par une première phase III au cours de laquelle la tension V_{GS} est positionnée à une valeur nulle ou négative, suivie d'une phase IV au cours de laquelle la tension du signal de commande est positionnée à un niveau sensiblement égal à la tension V_{th} avec une variation égale à $\pm \Delta V_{th}$ autour de cette tension de seuil V_{th} , comme décrit précédemment.

Après ce palier de tension, le signal de commande est positionné à une valeur sensiblement nulle pour bloquer définitivement le composant.

Il est à noter que, comme pour la commande de la conduction du transistor, il est possible de contrôler la commutation au blocage du transistor, en intervenant sur la

durée ΔT_0 de la phase III au cours de laquelle la tension du signal de commande V_{gs} est ramenée à 0 ou à une valeur négative et la durée ΔT_1 du palier IV, ainsi que sur l'amplitude de ce palier.

5 Sur les figures 4 et 5, on a représenté la variation du courant et de la tension aux bornes du transistor 14, lors de sa mise en conduction en appliquant respectivement un signal de commande présentant plusieurs niveaux de tension, conformément au signal représenté sur la figure 3
10 et un signal de commande en forme de créneau, de type classique, c'est-à-dire un signal présentant un unique niveau à 15 V.

En se référant tout d'abord à la figure 4, on voit que la tension V_{ds} présente entre le drain D et la source S
15 du transistor 14 est sensiblement dépourvue d'oscillation et a généralement la forme d'un créneau, et que le courant I_d de drain présente un unique pic dont la valeur s'établit au maximum à 12 A.

Au contraire, et comme représenté sur la figure 5,
20 on voit que la tension V_{ds} comporte une zone transitoire perturbée et que le courant de drain I_d comporte de fortes oscillations qui nécessiteraient, pour obtenir un pic de courant sensiblement identique à celui obtenu à l'aide d'un signal de commande conforme à l'invention, de doter le
25 circuit d'une résistance de liaison intercalée entre la source de tension et le transistor ayant une valeur très élevée de l'ordre de 330 Ohms.

On notera en outre que le signal de commande à palier conforme à l'invention permet de réduire
30 considérablement les perturbations électromagnétiques engendrées par le transistor, en raison de la réduction considérable des oscillations.

Sur la figure 6, on a représenté la variation du courant I_{d1} et de la tension V_{ds1} aux bornes du transistor 14
35 au cours de son blocage, sous l'action d'un signal de commande conforme à l'invention, tel que représenté sur la figure 3, et la variation du courant I_{d2} et de la tension V_{ds2} aux bornes de ce transistor au cours de son blocage sous

l'action d'un signal de commande de forme classique, constitué par un créneau de tension.

On voit sur cette figure que la commande du blocage du transistor 14 par palier s'accompagne d'une réduction sensible des oscillations par rapport à une commande de type classique.

En outre, si l'on compare les pentes du courant et de la tension pendant la phase de blocage, le signal de commande conforme à l'invention permet de réduire de façon sensible le gradient de tension et le gradient de courant par rapport à une commande de type classique.

L'invention qui vient d'être décrite a été faite en référence à la commande de la commutation d'une cellule de commutation élémentaire constituée de façon classique par l'association d'un transistor et d'une diode.

Bien entendu, l'invention s'applique également à la commande de la commutation d'un bras onduleur de tension constitué de l'association en série de deux interrupteurs comportant chacun un transistor et une diode montée en antiparallèle.

Comme on le conçoit, la commande de la commutation de chacun de ces transistors permet de commander de façon complémentaire les deux interrupteurs, ce qui n'est pas possible avec une commande classique sans provoquer un court-circuit de la source de tension, comme mentionné précédemment.

On conçoit enfin que l'invention qui vient d'être décrite permet également la commande de la commutation d'interrupteurs de convertisseur matriciel, également connu sous l'appellation convertisseur direct qui utilise des interrupteurs IBTC (Interrupteur bidirectionnel totalement commandable).

REVENDICATIONS

1. Procédé de commande de la commutation de transistors (14) de puissance par application d'un signal de commande (V_{GS}) sur la grille du ou de chaque transistor, caractérisé en ce que le signal de commande comporte au moins un palier (I;IV) de tension ayant une valeur intermédiaire ($V_{th} \pm \Delta V_{th}$) entre un premier niveau de tension adapté pour positionner le transistor (14) dans un premier état de commutation et un deuxième niveau de tension adapté pour positionner ce dernier dans un deuxième état de commutation.

2. Procédé selon la revendication 1, pour la commande du blocage du transistor (14), caractérisé en ce que l'on positionne la tension du signal de commande (V_{GS}) à une valeur sensiblement nulle ou négative, puis on élève la tension de ce dernier jusqu'à ladite valeur intermédiaire, et l'on abaisse la tension du signal de commande jusqu'à une valeur sensiblement nulle ou négative.

3. Procédé selon la revendication 1, pour la commande de la mise en conduction du transistor, caractérisé en ce que l'on élève la tension du signal de commande jusqu'à ladite valeur intermédiaire ($V_{th} \pm \Delta V_{th}$), puis on élève la tension de ce dernier jusqu'au deuxième niveau de tension.

4. Procédé selon l'une quelconque des revendications 1 à 3, caractérisé en ce que la valeur intermédiaire de la tension du signal de commande est sensiblement égale à la tension de seuil ($V_{th} \pm \Delta V_{th}$) du transistor, et constitue un moyen de réglage du courant de charge ou de décharge d'une capacité d'entrée (C_{GS}) du transistor.

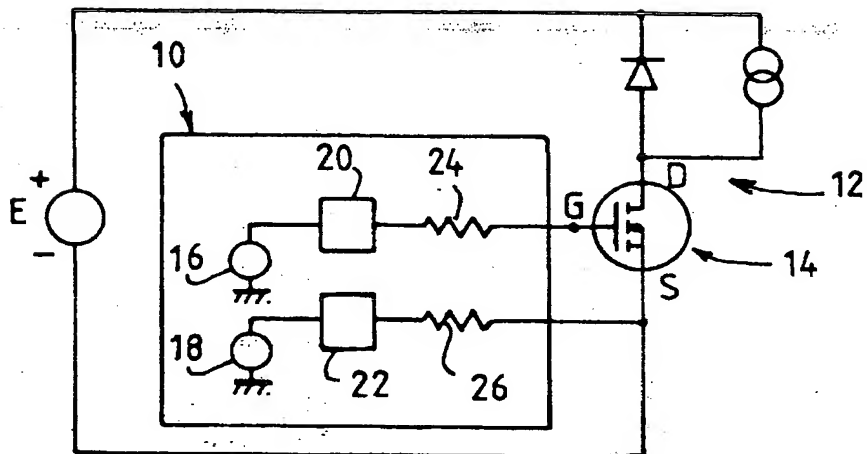
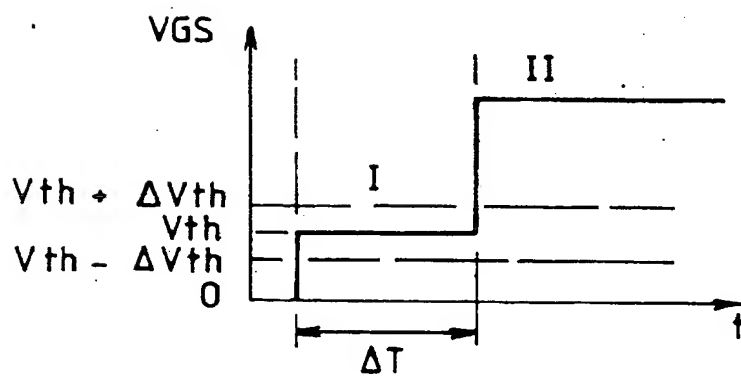
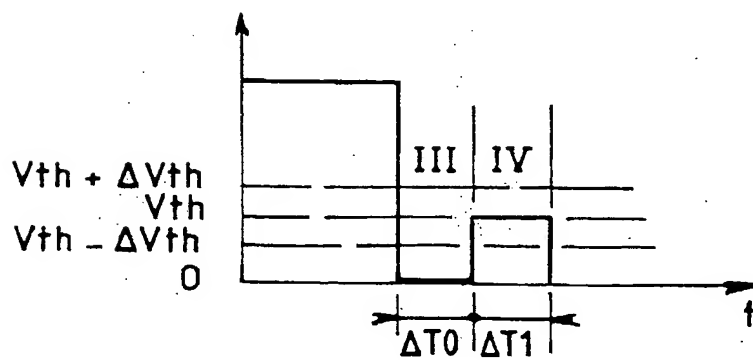
5. Procédé selon la revendication 4, caractérisé en ce que la durée du ou de chaque palier (I;IV) constitue un deuxième moyen de réglage du courant de charge ou de décharge de la capacité d'entrée (C_{GS}) du transistor.

6. Dispositif de commande de la commutation de transistors de puissance (14), pour la mise en oeuvre d'un procédé selon l'une quelconque des revendications 1 à 5, caractérisé en ce qu'il comporte au moins une source de

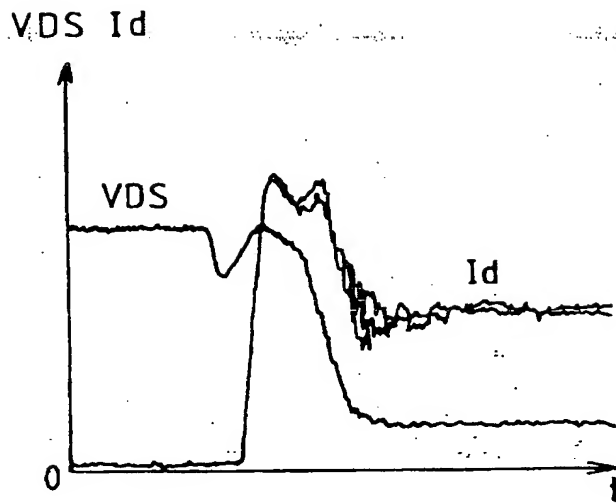
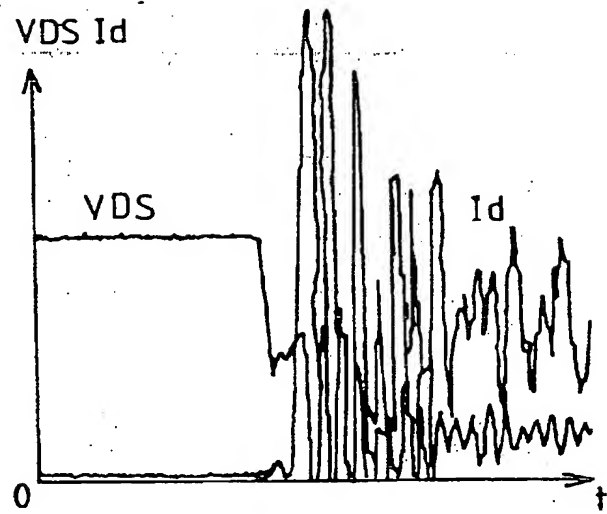
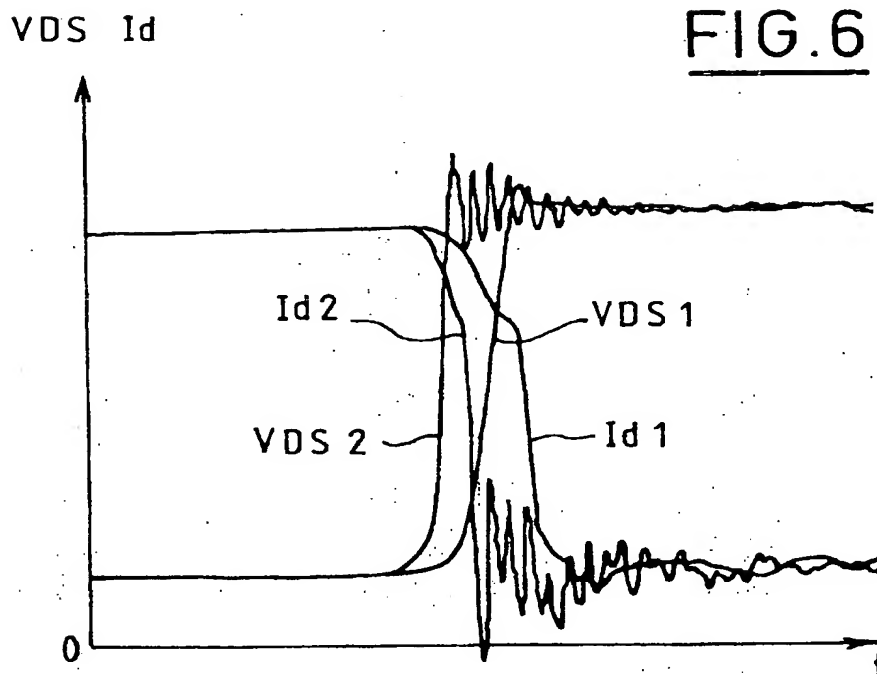
tension continue (16,18) associée à un circuit (20,22) de mise en forme du signal délivré par la source de tension de manière à engendrer au moins un palier de tension (I;IV) ayant une valeur intermédiaire ($V_{th} \pm \Delta V_{th}$) entre un premier
5 niveau de tension délivré par la source pour positionner le transistor (16) dans un premier état de commutation et un deuxième niveau de tension délivré par la source pour positionner le transistor (14) dans un deuxième état de commutation, le ou chaque circuit (20,22) de mise en forme
10 étant connecté entre la grille (G) et l'électrode de référence (S) du transistor, en vue de la polarisation de la grille.

7. Dispositif selon la revendication 6, caractérisé en ce que la valeur de la tension du ou de chaque palier est
15 sensiblement égale à la valeur de la tension de seuil ($V_{th} \pm \Delta V_{th}$) du transistor.

1 / 2

FIG. 1FIG. 2FIG. 3

2 / 2

FIG. 4FIG. 5FIG. 6

THIS PAGE BLANK (USPTO)

**INSTITUT NATIONAL
de la
PROPRIETE INDUSTRIELLE**

RAPPORT DE RECHERCHE PRELIMINAIRE

établi sur la base des dernières revendications
déposées avant le commencement de la recherche

N° d'enregistrement
national

FA 560928
FR 9804251

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
X A X	EP 0 542 460 A (FUJI ELECTRIC CO LTD) 19 mai 1993 * colonne 4, ligne 22 - colonne 5, ligne 57; figures 1,2 * US 5 633 600 A (OHNISHI YASUHIRO) 27 mai 1997 * colonne 3, ligne 65 - colonne 6, ligne 14; figures 4,5 *	1,2,6 4,5 1,3,4,6, 7
		DOMAINES TECHNIQUES RECHERCHES (Int.CL.6)
		H03K
Date d'achèvement de la recherche		Examineur
29 décembre 1998		Cantarelli, R

EPO FORM 1503 03.82 (P04C19)

CATEGORIE DES DOCUMENTS CITES X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : pertinent à l'encontre d'au moins une revendication ou arrière-plan technologique général O : divulgation non-écrite P : document intercalaire	T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant
--	---

THIS PAGE BLANK (USPTO)